

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-225100

(43)Date of publication of application : 17.08.1999

(51)Int.Cl.

H04B 7/08

H01Q 3/26

H04B 1/10

(21)Application number : 10-025420

(71)Applicant : YRP IDOU TSUSHIN KIBAN GIJUTSU  
KENKYUSHO:KK  
FUJITSU LTD

(22)Date of filing : 06.02.1998

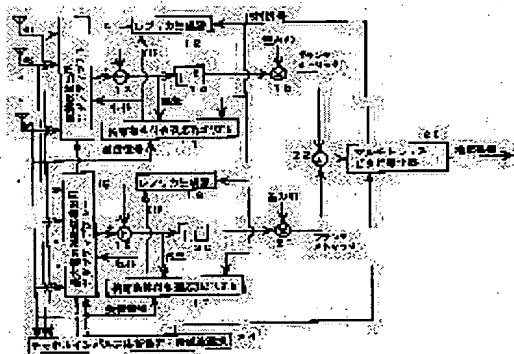
(72)Inventor : FUJII MASAOKI

## (54) RECEIVING METHOD AND RECEIVER

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To execute efficient reception even for a largely delayed wave by executing system estimation from a direct wave and a selected delayed wave through the use of a Viterbi algorithm with a multi-trellis structure corresponding to the delayed amount of a selected delayed wave.

**SOLUTION:** An array processing part for extracting a direct wave consists of an adaptive array for extracting a direct array 10 and an adaptive algorithm with a constraining condition 11 to extract the direct wave from the demodulation signal of each array antenna. An array processing part for extracting a maximum power delayed wave consists of an adaptive array for extracting a maximum power delayed wave 16 and an adaptive algorithm with a constraining condition 17 similarly to the array processing part for extracting the direct wave. Then, a channel impulse response is obtained by using a training signal to select the delayed wave of maximum receiving power to extract each path by setting the direct wave and the selected delayed wave as desired waves. Then, a group estimation is executed from the direct wave outputted from the array and the selected delayed wave components.



## LEGAL STATUS

[Date of request for examination]

06.02.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2862082

[Date of registration]

11.12.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-225100

(43) 公開日 平成11年(1999) 8月17日

(51) Int.Cl.<sup>6</sup>

識別記号

F I

H 0 4 B 7/08

H 0 4 B 7/08

D

H 0 1 Q 3/26

H 0 1 Q 3/26

C

H 0 4 B 1/10

H 0 4 B 1/10

L

W

審査請求 有 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願平10-25420

(22) 出願日 平成10年(1998) 2月6日

(71) 出願人 395022546

株式会社ワイ・アール・ビー移動通信基盤  
技術研究所

神奈川県横須賀市光の丘3番4号

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 藤井 正明

神奈川県横須賀市光の丘3番4号 株式会  
社ワイ・アール・ビー移動通信基盤技術研  
究所内

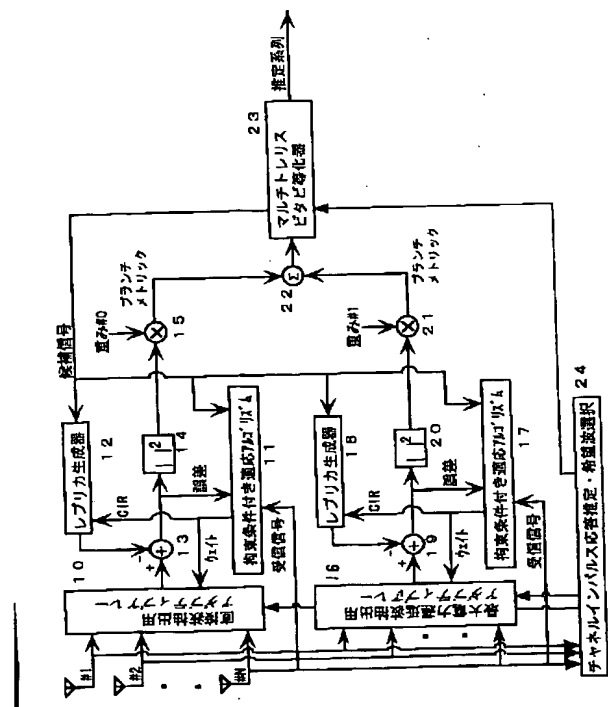
(74) 復代理人 弁理士 久保田 直樹 (外2名)

(54) 【発明の名称】 受信方法および受信装置

(57) 【要約】

【課題】 到来遅延パスが散在する環境下においても特性の改善されるパスダイバーシチ受信方法および受信装置を提供すること。

【解決手段】 遅延波の中から受信電力の大きな遅延波を選択して、直接波と選択した遅延波を抽出するためのアレーウェイトとアレー出力応答を求め、直接波を抽出するステアリングベクタアレー出力と選択した遅延波を抽出するステアリングベクタアレーの出力をブランチメトリック合成を行い、直接波と選択した遅延波に対する候補信号を持つ最尤系列推定器で送信信号系列の推定を行う。この際に、マルチトレリス構造を持つビタビアルゴリズムを使用することにより演算量を増加させることなく受信品質を向上させる。



## 【特許請求の範囲】

【請求項 1】 アダプティブアレーアンテナ処理と最尤系列推定処理を結合した受信方法において、各アレーにおける受信信号からチャネルインパルス応答を推定して遅延波プロファイルを計算し、各遅延波の中から最大の電力を持つ遅延波を選択し、直接波とその選択した遅延波をそれぞれ希望波として直接波抽出用のステアリングベクタアレーウェイトと選択した遅延波抽出用のステアリングベクタアレーウェイトを計算してパスダイバーシチ受信を行い、選択した遅延波の遅延量に対応するマルチトレリス構造を持つビタビアルゴリズムを使用して、直接波と選択した遅延波から系列推定を行うことを特徴とする受信方法。

【請求項 2】 下記の (1) から (6) の工程を含む、アダプティブアレーアンテナ処理と判定帰還形最尤系列推定処理を結合した受信方法。

(1) アンテナからの受信信号についてチャネルインパルス応答の推定を行い、遅延波プロファイルを計算する工程。

(2) 各遅延波の中から最大の電力を持つ遅延波を選択する工程。

(3) 直接波および選択された遅延波のインパルス応答をそれぞれのアレー出力における直接波および遅延波成分の応答を決定する拘束ベクトルとし、それぞれのアレーウェイトと最尤系列推定器のチャネルインパルス応答を同時に制御かつ推定する工程。

(4) 候補信号に対して直接波抽出用アレーおよび遅延波抽出用のアレーの出力と最尤系列推定器からのレプリカとの誤差をそれぞれ計算する工程。

(5) 品質情報に基づき誤差情報であるブランチメトリックに重み付けをした合成を行って、選択された遅延波の遅延量に対応したマルチトレリス構造を持つ最尤系列推定器を用いて送信信号系列の推定を行う工程。

(6) 最尤系列推定器の各状態毎の生き残りパスに応じてアレーウェイトと最尤系列推定器におけるチャネルインパルス応答を同時に更新する工程。

【請求項 3】 請求項 1 あるいは 2 のいずれかに記載の受信方法を実行する受信手段を備えたことを特徴とする受信装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、受信方法および受信装置に関し、特に、デジタル移動通信や無線 LAN において問題となるマルチパス対策技術に関し、周波数選択性フェージングを克服することができる受信方法および受信装置に関する。

## 【0002】

【従来の技術】 近年、マルチパス対策技術としてアダプティブアレーアンテナとビタビアルゴリズムを組み合わせ

せたパスダイバーシチ受信方式が提案されている。図 9 は、本発明者が学会 (1997 IEEE 6th International Conference on Universal Personal Communications, 12-16 October 1997) において発表した従来例の信号処理内容を示す機能ブロック図である。

【0003】 この技術は、直接波抽出用のステアリングベクタアレーウェイトを計算する際に直接波だけでなく 1 シンボル遅延波に対する候補信号も用意し、また、1 シンボル遅延波抽出用のステアリングベクタアレーウェイトを計算する際に 1 シンボル遅延波だけでなく直接波に対する候補信号も用意することにより、他の希望波に対して指向性のナル点を形成せずに希望波成分を取り込み、複数のアレー出力を最尤系列推定器 (Maximum Likelihood Sequence Estimation: 以下 MLSE と記す) においてブランチメトリック合成を行って送信信号系列の推定を行うものである。なお、MLSE については、例えば「デジタル移動通信のための波形等化技術」1996 年 6 月トリック発行、77-100 ページに記載されている。

## 【0004】

【発明が解決しようとする課題】 上記した従来のパスダイバーシチ受信方式において、直接波から数シンボル遅延までの遅延波を全て考慮すると、ビタビアルゴリズムの状態数が増加し、計算量が指数関数的に増加してしまうという問題点があった。従って、希望波は直接波と 1 シンボル遅延波程度に限られており、直接波と長大遅延波 1 波だけが到来するような到来パスが散在するような環境においては、パスダイバーシチ効果が得られないといった問題があった。この発明の目的は、前記した従来技術の問題点を解決し、遅延波の遅延量が大い場合においても精度良く受信可能な受信方法および受信装置を提供することにある。

## 【0005】

【課題を解決するための手段】 本発明においては、上記の課題を解決するため、トレーニング信号を用いてチャネルインパルス応答の推定を行い、受信電力が最大の遅延波を選択して、直接波とその選択した遅延波とを希望波としてそれぞれのパスを抽出するようにステアリングベクタアレーウェイトとその出力応答を計算する。そして、アレーから出力される直接波と選択した遅延波成分からマルチトレリス構造を持つビタビコライザを用いて系列推定を行う。

【0006】 本発明においては、直接波と選択された遅延波以外をアレー処理によって抑圧し、遅延波の遅延量に対応したマルチトレリス構造を持つビタビコライザを用いることにより、遅延波の遅延量が大い場合においても計算量が増加せず、かつ誤り率も劣化しない受信方式が実現できる。

## 【0007】

【発明の実施の形態】 以下、図面を用いて本発明の実施例を説明する。図 6 は、本発明の受信装置のハードウ

## 3

ア構成例を示すブロック図である。アダプティブアレーアンテナ1には、例えば、4素子から8素子程度のリニアアレーアンテナや平面アレーアンテナ等が使用される。線形復調器2は、例えば受信信号を増幅し、周波数変換し、直交検波して、ベースバンドまでダウンコンバートする。A/D変換器3は、受信ベースバンド信号をA/D変換する。信号処理部4は、例えばDSP（デジタルシグナルプロセッサ）等により構成され、後述するような、本発明に関するアダプティブアレーアンテナ処理および最尤系列推定器に関する処理を実行する。

【0008】図1は、図6の信号処理部4における本発明の信号処理機能を示す機能ブロック図である。また、図2は、各アンテナにおいて受信される直接波および遅延波の電力例を示す説明図である。なお、実施例における信号型式としては、伝送すべきデータ部の前に既知のトレーニング信号が付加されており、TDMA方式で伝送されるものとする。

【0009】チャネルインパルス応答推定・希望波選択部24は、トレーニング期間において、全てのアンテナからの受信信号を用いて、各ブランチ毎に直接波から数シンボル遅延波までのチャネルインパルス応答の推定を行う。また、図2に示すような合成プロファイルを算出し、遅延波の中で電力が最大のもの、即ち図2の例においては3シンボル遅延波を選択する。

【0010】直接波抽出用アレー処理部は、直接波抽出用ステアリングベクタアレー10および拘束条件付き適用アルゴリズム11からなり、各アレーアンテナの復調信号から直接波を抽出するように動作する。アダプティブアンテナの制御法としては種々の指導原理が公知であるが、フィードバックタイプが一般的であり、アレー出力と参照信号との平均2乗誤差が最小となるように適応アルゴリズムを用いてアレーウェイトを制御すると、指向性のナル点が遅延波の到来方向に向き、遅延波が抑圧される。

【0011】アダプティブアンテナに用いられるウェイト決定アルゴリズムとしては、LMS((Least Mean Square)アダプティブアレー、RLS(Recursive Least Squares)アダプティブアレーやSMI(Sample Matrix Inversion)アレー等がある。なお、このようなアダプティブアンテナ信号処理方式は、例えば、鷹尾和昭：“アダプティブアンテナ理論体系”，信学論(B-II)，Vol. J75-B-II，No. 11，pp. 713-720（1992年11月発行）、小川恭孝，菊間信良：“アダプティブアンテナ理論の進展と今後の展望”，信学論(B-II)，Vol. J75-B-II，No. 11，pp. 721-732（1992年11月発行）あるいは、「デジタル移動通信のための波形等化技術」1996年6月トリックアップ発行、101-116ページに記載されているように周知である。

【0012】拘束条件付き適用アルゴリズム11としては、簡易なLMS(Least Mean Square)アルゴリズム、収束特性の優れるRLS(Recursive Least Squares)アルゴリズム

## 4

ム等が使用でき、アレー出力と参照信号との誤差からアダプティブアレーのウェイトを制御する。

【0013】最大電力遅延波抽出用アレー処理部は、直接波抽出用アレー処理部と同様に最大電力遅延波抽出用ステアリングベクタアレー16および拘束条件付き適用アルゴリズム17からなる。アルゴリズム17はアルゴリズム11と同じものであり、各アレーアンテナの復調信号から最大電力遅延波を抽出するように動作する。

【0014】図3は、アレー処理部における動作を示す説明図である。直接波抽出用アレー10の出力には、1、2、4シンボル遅延波を抑圧して直接波と3シンボル遅延波成分が出力される。また、最大電力遅延波抽出用アレーにおいても、1、2、4シンボル遅延波を抑圧して3シンボル遅延波および直接波成分が出力される。なお、図3において実線は直接波抽出用アレーの指向特性、点線は最大電力遅延波抽出用アレーの指向特性を示している。

【0015】アレー処理とMLSEの結合処理部は、アレー出力推定器であるレプリカ生成器12、18およびマルチトレリスビタビアルゴリズム23等からなる。レプリカ生成器12、18は、トランスバーサルフィルタ等を使用して、求められたチャネルインパルス応答(CIR)と既知のトレーニング信号あるいは候補信号を畳み込んで希望波に対する参照信号あるいはレプリカを生成する。

【0016】加算器13、19はアレー10、16の出力からレプリカ生成器12、18の出力を減算し、誤差信号を出力する。該誤差信号は拘束条件付き適用アルゴリズム11、17にそれぞれ入力されると共に、絶対値2乗計算器14、20に入力される。絶対値2乗計算器14、20の出力信号は乗算器15、21にそれぞれ入力され、後述する重み係数#0、#1がそれぞれ乗算され、それぞれのアレーにおけるブランチメトリックとして出力される。加算器22はそれぞれの乗算器の出力信号を加算し、ビタビアルゴリズム23に出力する。ビタビアルゴリズム23は、合成されたブランチメトリックに基づいて受信信号系列を推定し、該系列および候補信号を出力する。

【0017】マルチトレリス構造のビタビアルゴリズムについて説明する。例えばトレーニングモードにおけるパス選択で直接波と3シンボル遅延波のタップを選択したとすると、受信信号をアレーに通すことにより直接波と3シンボル遅延波の合成波が得られる。そこで、選択した2タップの差分、即ち3組だけ最尤系列推定器を用意して、合成したブランチメトリック系列を各組に順に並列に振り分ける。例えば最初の組#1には1番目、4番目、7番目…のブランチメトリックが割り当てられる。この割り当てられたブランチメトリックに対応するアレー出力信号は連続した畳み込み信号となっている。このため3組の系列推定器として周知のビタビアルゴリ

10

20

30

40

50

ズムを使用する場合、ビタビアルゴリズムの状態数を変調多値数に減らすことができ、計算量が大幅に減少する。

【0018】図5は、レプリカ生成器の動作を示す説明図である。ビタビアルゴリズムでは直接波と最大電力遅延波に対する候補信号を発生する。アレー出力レプリカ生成器12、18は、例えばトランスバーサルフィルタにより構成され、直接波および最大電力遅延波（3シンボル遅延波）に相当する候補信号とそれぞれの推定チャネルインパルス応答（図5においては $h^0(k)$ 、 $h^3(k)$ ）とを畳み込んで、各アレー出力に対するレプリカをそれぞれ生成する。

【0019】次に、トレーニング期間における動作を説明する。トレーニング期間においては伝送路のインパルス応答、取り込む遅延波、アレーウェイト、重み係数が決定される。まず、各アンテナからの受信信号を用いて各アンテナ毎に直接波と数シンボル遅延波までのチャンネルインパルス応答の推定を行う。そして、各遅延波のチャンネルインパルス応答の絶対値の2乗を計算し、各遅延タイミング毎に全てのアンテナでのチャンネルインパルス応答の電力の和を計算する。その後、各遅延タイミングの中からチャンネルインパルス応答の電力和が最大の遅延タイミングを検出する。図2に示す例においては、各遅延波の電力を比較すると3シンボル遅延波の電力が最大なので、希望波として3シンボル遅延波が選択される。

【0020】次に、直接波のインパルス応答をアレー出力における直接波成分の応答を決定する拘束ベクトルとして、アレーウェイトとアレー出力応答（チャンネルインパルス応答）を拘束条件付き最小2乗法を用いて計算する。このときアレー出力応答は直接波だけでなく3シンボル遅延波についても行う。図3に示すように、直接波のインパルス応答を拘束ベクトルとして制御するアレーは直接波と3シンボル遅延波成分を出力し、他の遅延波を抑圧する。

【0021】次に、選択した遅延波のインパルス応答を拘束ベクトルとして、アレーウェイトとアレー出力応答を拘束条件付き最小2乗法を用いて計算する。図3に示すように、このアレーも直接波成分と3シンボル遅延波を出力し、他の遅延波を抑圧する。

【0022】更に、得られたアレーウェイトと出力応答を用いて、トレーニング期間での受信信号を再び用いて誤差信号から累積誤差電力を計算し、トレーニング終了時に累積シンボル数で正規化（除算）して平均誤差電力を求める。そして、直接波のチャンネルインパルス応答ベクトルの電力和を計算して、平均誤差電力で除算することにより、アレー出力信号の品質を推定する。選択した遅延波抽出用アレーについてもこの操作を同様に行う。この各パスダイバーシチブランチの推定品質（SINR）を用いて、直接波抽出用アレー出力信号と選択した遅延波抽出用アレー出力信号の品質に比例した重み係数#

0、#1を求める。

【0023】データ区間においては、選択した遅延波の遅延タイミングに応じて最尤系列推定用にビタビアルゴリズムのサブセットトレリスを用意する。サブセットトレリス数は選択した遅延波の遅延シンボル数に対応する。即ち遅延シンボル数が3であれば3組のサブセットトレリスを用意する。

【0024】次に、候補信号に対してアレー出力と最尤系列推定器からのレプリカとの誤差を計算する。また、同じ候補信号に対して3シンボル遅延波抽出用のアレーについても同様に行い、誤差を計算する。そして、これらの誤差の絶対値2乗を計算してトレーニングモードにおいて計算したパスダイバーシチ合成係数を用いて、図4に示すように重み付けを行いブランチメトリック合成を行う。

【0025】その後、ブランチメトリックを図4に示すようにシリアル-パラレル変換器30によってシリアル-パラレル変換して各サブセットトレリス23に振り分ける。そして、各サブセットトレリス毎にビタビアルゴリズムを用いて送信信号の推定を行う。最後に各ビタビアルゴリズムの推定系列をパラレル-シリアル変換器31によってパラレル-シリアル変換して送信系列を推定する。

【0026】図8は、実施例の構成を示す機能ブロック図である。ここで適応アルゴリズムとしては単拘束LMSアルゴリズムや単拘束SMIアルゴリズムなどを用いることができる。図7は、計算機シミュレーションによる実施例の特性改善例を示すグラフである。縦軸はビット誤り率、横軸は最大電力遅延波の遅延量である。

【0027】条件は変調方式がQPSK、復調方式は準同期検波としている。アルゴリズムはトレーニング期間で単拘束SMIアルゴリズムを用いてアレーウェイトとインパルス応答を求め、トレーニング期間の後尾16シンボルを用いて平均誤差電力を計算する。更にパスダイバーシチ合成用重み係数を求めてデータ区間で用いる。また、アレー出力信号が直接波成分と2シンボル遅延波成分を含んでいるため、マルチトレリスビタビ等化部では、ビタビアルゴリズムを2つ用意し、受信信号系列を交互にシリアル-パラレル変換して独立にビタビアルゴリズムで送信信号を推定する。そのため、ビタビアルゴリズム状態数は4状態のままである。

【0028】また、アンテナ本数は4本としている。到来波の条件は2波とし、第1波を直接波、第2波を遅延波とし、遅延波の遅延時間を0から4シンボルまで変化させている。また、各到来波のフェージングは各アンテナで独立であるとしている。更に、各波の平均電力は等しいとしている。

【0029】以上、実施例を開示したが、更に以下に述べるような変形例も考えられる。実施例としては、アレー処理において直接波および遅延波をそれぞれ取り込ん

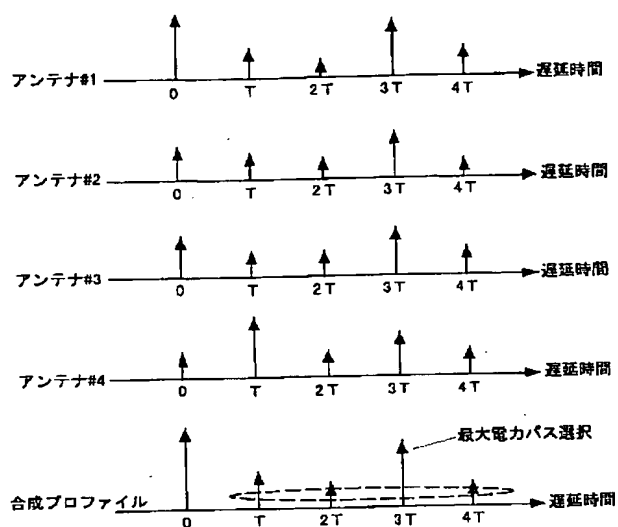
【図3】アレー処理部における動作を示す説明図であ

Figure 1 is a block diagram of a multi-carrier transmission system. The system is divided into two main parallel branches: a top branch for "Direct Broadcast" (直接放送用) and a bottom branch for "Maximum Power Efficient Broadcast" (最大電力効率放送用). Both branches start with an "Input Signal" (受信信号) and a "Channel Impulse Response" (チャネルインパルス応答推定・希望波選択). Each branch contains a "Replicator Generator" (レプリカ生成器) that takes a "Candidate Signal" (候補信号) and a "CIR" to produce a "Replica" (レプリカ). The replicas are then multiplied by "Pilot Metrics" (パイロットメトリック) and summed at a summation node (Σ). The outputs of both branches are then processed by a "Multi-carrier Bit Equalizer" (マルチキャリアビット等化器) to produce the final "Transmission Sequence" (送信系列).

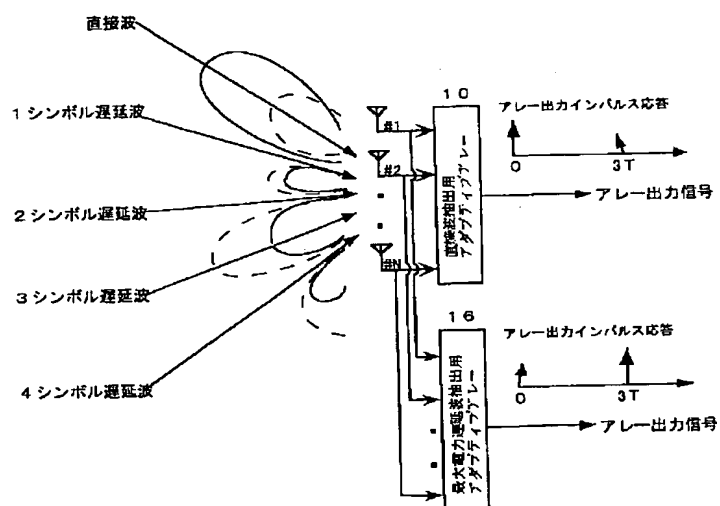
1…アレーアンテナ、2…線形復調器、3…A/D変換器、4…信号処理部、10、16…アダプティブアレー処理部、11、17…適応アルゴリズム、12、18…レプリカ生成器、13、19…加算器、14、20…絶対値2乗計算器、15、21…乗算器、22…加算器、23…マルチトレリスビタビ等化器

Figure 10 is a line graph titled "2-path model". The vertical axis is labeled "BER" and has a logarithmic scale with major ticks at  $10^0$ ,  $10^{-1}$ ,  $10^{-2}$ ,  $10^{-3}$ ,  $10^{-4}$ , and  $10^{-5}$ . The horizontal axis is labeled "Delay time difference (Symbol)" and ranges from 0 to 4 with major ticks every 0.5 units. There are two data series: a dashed line labeled "標準化規格" (Standardized Standard) which is a horizontal line at approximately  $8 \times 10^{-3}$ ; and a solid line labeled "本発明" (The Invention) which shows a series of peaks and troughs. The peaks of the solid line reach the level of the dashed line, while the troughs drop to approximately  $5 \times 10^{-5}$ .

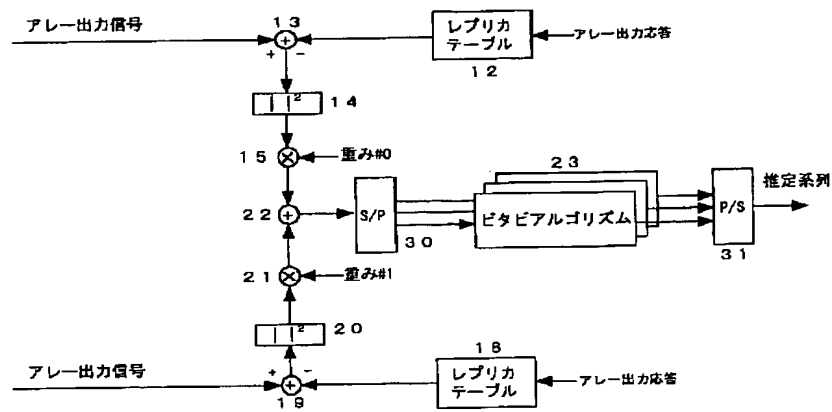
【図2】



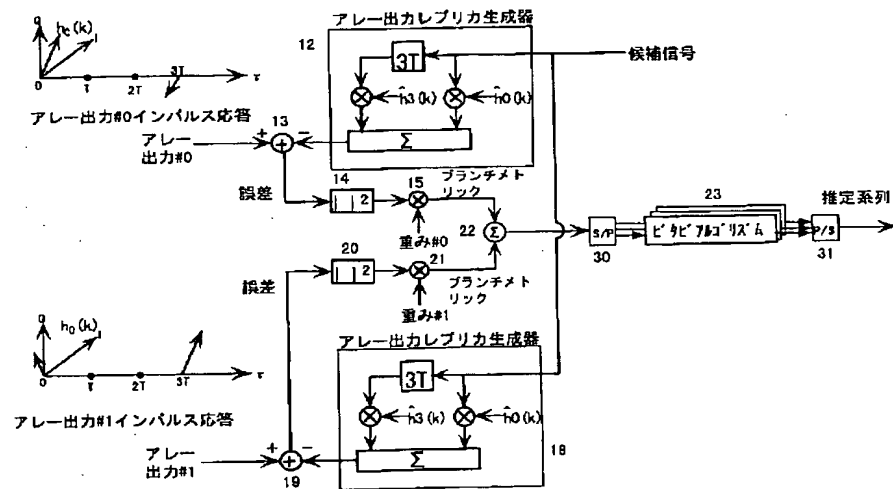
【図3】



【図 4】

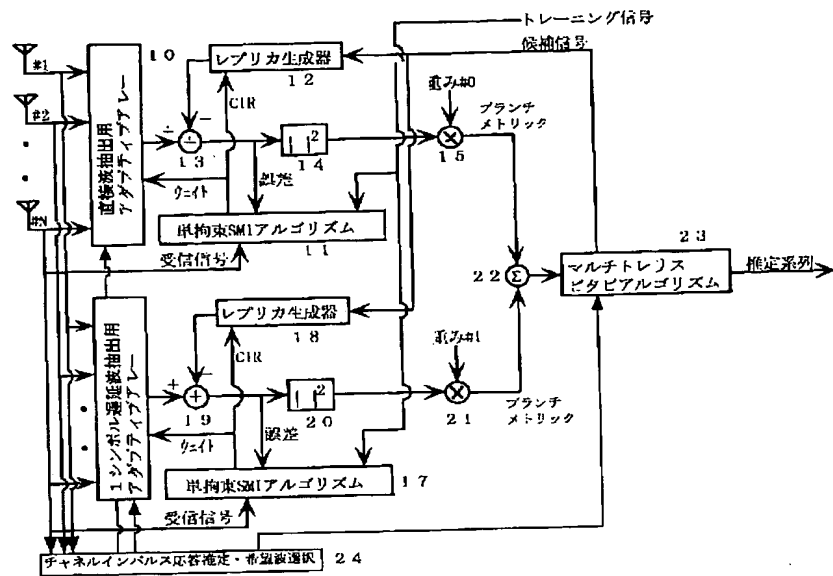


【図 5】

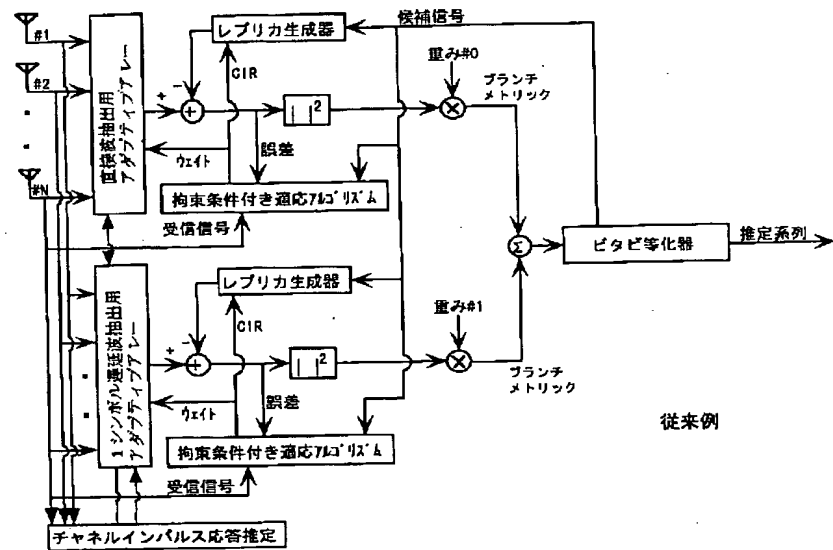




【図8】



【図9】



従来例